

## ELECTRET SILICON CAPACITOR MICROPHONE AND METHOD FOR MANUFACTURING THE SAME

Publication number: JP2003163996

Publication date: 2003-06-06

Inventor: KYO TATSUMEI; YO SORYU

Applicant: IND TECH RES INST

Classification:

- international: **H04R19/01; H04R1/04; H04R31/00; H04R19/00; H04R1/04; H04R31/00; (IPC1-7): H04R19/01; H04R31/00**

- european:

Application number: JP20020248652 20020828

Priority number(s): TW20010122405 20010911

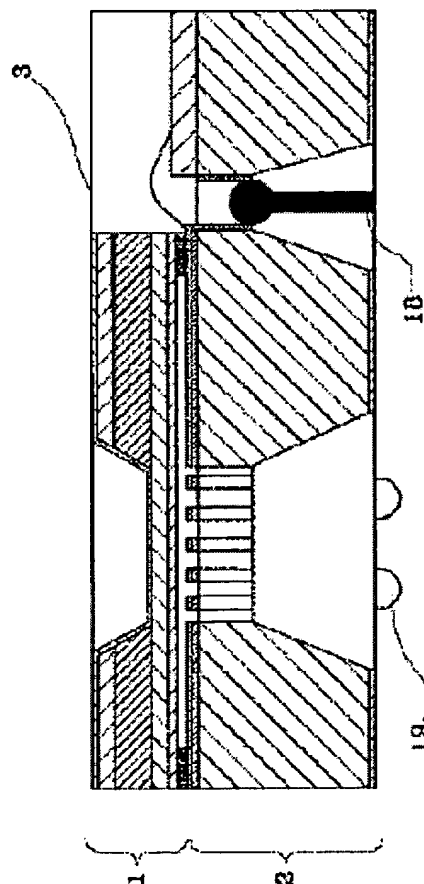
Report a data error here

### Abstract of JP2003163996

**PROBLEM TO BE SOLVED:** To provide an electret silicon capacitor microphone and a method for manufacturing this.

**SOLUTION:** This electret silicon capacitor microphone is composed of a composite layer diaphragm chip, a fixed electrode chip, and a case, and the composite layer diaphragm chip is provided with a diaphragm (for converting a voice into mechanical vibration), an electrode layer (for providing voltage propagation), an electret layer (for providing a charge), and a spacer (for providing a vibrating space). The fixed electrode chip is provided with an electrode layer (for providing voltage propagation), an air hole, an air chamber (for providing air dumping), and a MOSFET (for providing resistance matching). The composite layer diaphragm chip is combined with the fixed electrode chip so as to be made to correspond to each other, and packaged by the case so that this electret silicon capacitor microphone can be formed.

COPYRIGHT: (C)2003,JPO



Data supplied from the esp@cenet database - Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-163996

(P2003-163996A)

(43) 公開日 平成15年6月6日(2003.6.6)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

ターミナル<sup>\*</sup>(参考)

H 0 4 R 19/01

H 0 4 R 19/01

5 D 0 2 1

31/00

31/00

C

審査請求 有 請求項の数21 O L (全 9 頁)

(21) 出願番号 特願2002-248652(P2002-248652)

(22) 出願日 平成14年8月28日(2002.8.28)

(31) 優先権主張番号 0 9 0 1 2 2 4 0 5

(32) 優先日 平成13年9月11日(2001.9.11)

(33) 優先権主張国 台湾 (TW)

(71) 出願人 390023582

財団法人工業技術研究院

台湾新竹縣竹東鎮中興路四段195號

(72) 発明者 姜 達銘

台湾新竹市惠民街84巷15號

(72) 発明者 楊 宗龍

台湾新竹市北區▲なん▼中里10鄰武陵路  
175巷9號3樓之5

(74) 代理人 100082304

弁理士 竹本 松司 (外4名)

Fターム(参考) 5D021 CC03 CC04 CC06 CC07 CC12

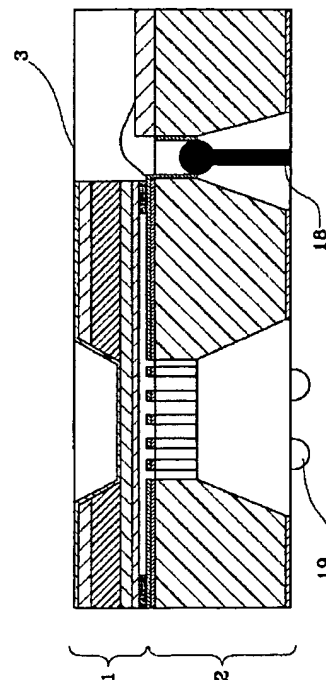
CC19 CC20

(54) 【発明の名称】 エレクトレットシリコンコンデンサマイクロホン及びその製造方法

(57) 【要約】

【課題】 エレクトレットシリコンコンデンサマイクロホン及びその製造方法の提供。

【解決手段】 複合層振動板チップ、固定電極チップ、ケースで組成され、複合層振動板チップは、振動板（音を機械振動に変換）、電極層（電圧伝播を提供）、エレクトレット層（電荷を提供）及びスペーサ（振動空間を提供）を具え、該固定電極チップは、電極層（電圧伝播を提供）、通気孔、気室（空気ダンピングを提供）及びMOSFET（抵抗マッチングを提供）を具えている。複合層振動板チップと固定電極チップが相互に対応するよう組み合わせられ、並びにケースでパッケージされてエレクトレットシリコンコンデンサマイクロホンが形成される。



【特許請求の範囲】

【請求項1】 エレクトレットシリコンコンデンサマイクロホンにおいて、

(1) 複合層振動板チップとされ、

第1基板と、

該第1基板の底面に形成された振動板と、

該第1基板の上面に形成された第1窒化けい素層と、

該第1基板と該第1窒化けい素層上に形成された凹溝と、

該第1窒化けい素層と該凹溝の上面に形成された第1電極層と、

該振動板の底面に形成されたエレクトレット層と、

該エレクトレット層の底面の両端部分領域に形成された絶縁スペーサと、

を具えた上記複合層振動板チップと、

(2) 固定電極チップとされ、

第2基板と、

該第2基板の上面の一端に形成されたMOSFETと、

該第2基板の上面と底面に形成された二つの堆積層と、

該第2基板の上面に形成されると共に、該MOSFETの一侧に位置するトレンチと、

該第2基板の上面の適当な領域に定置される複数の通気孔と、

該第2基板の通気孔の底部に形成されて、その開口が下向きである凹溝とされた気室と、

該固定電極チップの上面の上に形成された第2電極層と、

を具えた上記固定電極チップと、

(3) ケースとされ、該複合層振動板チップと該固定電極チップをパッケージする上記ケースと、

を具えたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項2】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、第1基板及び第2基板の厚さが $250\mu\text{m}$ ～ $550\mu\text{m}$ とされ、電気抵抗値が $50\text{ohm-cm}$ ～ $250\text{ohm-cm}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項3】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの振動板面積範囲が $0.5\text{mm}^2$ ～ $2\text{mm}^2$ で、厚さ範囲が $0.5\mu\text{m}$ ～ $2\mu\text{m}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項4】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップのエレクトレット層の厚さ範囲が $0.8\mu\text{m}$ ～ $5\mu\text{m}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項5】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チッ

プの絶縁スペーサの厚さ範囲が $3\mu\text{m}$ ～ $10\mu\text{m}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項6】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、固定電極チップの固定電極厚さ範囲が $10\mu\text{m}$ ～ $220\mu\text{m}$ で、面積範囲が $0.5\text{mm}^2$ ～ $2\text{mm}^2$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項7】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、固定電極チップの気室体積範囲が $0.2\text{mm}^3$ ～ $1\text{mm}^3$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項8】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、固定電極チップの通気孔のサイズ範囲が $10\mu\text{m}$ ～ $100\mu\text{m}$ で、厚さ範囲が $10\mu\text{m}$ ～ $200\mu\text{m}$ で、数量範囲が $16/\text{mm}^2$ ～ $900/\text{mm}^2$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項9】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、第1電極層と第2電極層の厚さが $500\text{\AA}$ ～ $2000\text{\AA}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項10】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの第1基板がn型或いはp型式片面つや出しのチップとされ、固定電極チップの第2基板がn型或いはp型の両面つや出しのチップとされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項11】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの振動板が $\text{Si}_3\text{N}_4$  或いは $\text{Si}_3\text{N}_4$  及び $\text{SiO}_2$  その他の低残留応力の材料を組み合わせた複合膜層とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項12】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの第1電極層及び第2電極層が金或いはアルミニウムとされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項13】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップのエレクトレット層が誘電率の低い材料より選択されたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項14】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップのエレクトレット層がPTFE、ポリテトラフルオロエチレン-FEP、ポリテトラフルオロエチレン-P

AF及びBCBより選択されたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項15】 請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの絶縁スペーサが高絶縁材料であるポリイミドで形成されたことを特徴とする、エレクトレットシリコンコンデンサマイクロホン。

【請求項16】 エレクトレットシリコンコンデンサマイクロホンの製造方法において、  
第1基板を提供する工程と、  
第1基板の上面に第1窒化けい素層を形成する工程と、  
該第1基板と該第1窒化けい素層上に凹溝を形成する工程と、  
該第1窒化けい素層と該凹溝の上面に第1電極層を形成する工程と、  
該振動板の底部にエレクトレット層を形成すると共に、  
該エレクトレット層に対して充電を行う工程と、  
該エレクトレット層の底面両端に絶縁層を形成し、これにより複合層振動板チップを形成する工程と、  
第2基板を提供し、その上面の一端にMOSFETを形成する工程と、  
該第2基板の上面と底面にそれぞれ堆積層を形成する工程と、  
該第2基板の上面にあつて該MOSFETの一侧にトレンチを形成する工程と、  
該第2基板の上面の適当な領域に複数の通気孔を形成する工程と、  
該第2基板の通気孔の底面に気室を形成する工程と、  
該固定電極チップの上面の上に第2電極層を形成し、これにより固定電極チップを形成する工程と、  
該複合層振動板チップと固定電極チップを相互に対応するよう組み合わせ、並びに導線で接合し及びパッケージしてエレクトレットシリコンコンデンサマイクロホンを形成する工程と、  
を具えたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法。

【請求項17】 請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、窒化けい素層と堆積層を堆積法で形成することを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法。

【請求項18】 請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、凹溝とトレンチ及び通気孔及び気室をエッチング法により形成することを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法。

【請求項19】 請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、第1電極層と第2電極層をスパッタ方式で形成することを特徴とする、エレクトレットシリコンコンデンサマイク

ロホンの製造方法。

【請求項20】 請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、エレクトレット層を塗布法で形成することを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法。

【請求項21】 請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、絶縁スペーサをマスクとリソグラフィー方法で形成することを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は一種のエレクトレットシリコンコンデンサマイクロホン及びその製造方法に係り、それはエレクトレット技術、シリコン技術、マイクロエレクトロメカニックスシステムとマイクロホン技術を結合して形成するエレクトレットシリコンコンデンサマイクロホン及びその製造方法に関する。

【0002】

【従来の技術】科学技術の進歩により、携帯通信システムの製品はますます小型化し、相対的にその内部の全ての電子部品のサイズも明らかに縮小される傾向にある。伝統的なコンデンサマイクロホンは体積が大きく且つ価格が高く比較的高い駆動バイアス電圧を必要とするため、体積が比較的小さく電圧が低い移動通信製品には適合せず、特に、機能アップと体積縮小が求められる携帯電話においては、マイクロホンのマイクロ化の早急な改善が必要である。

【0003】マイクロホンは音声エネルギーを変換して電気エネルギーとする機構であり、マイクロホンは、ダイナミックマイクロホンとコンデンサマイクロホン、圧電式/圧抵抗式マイクロホン(Piezoelectric/piezoresistive Microphone)及びエレクトレットコンデンサマイクロホン(Electret Condenser Microphone)に分けられる。周知のマイクロホン、例えば、米国特許第5490220号に記載の静電容量式マイクロホンは、高分極化の電圧入力が必要とし、且つ湿度感受性が高く、ゆえに除湿保存が必要である。また、例えば米国特許第5740261号に記載のマイクロホン構造は、良好な感度を達成するために十数ボルトの外加バイアス電圧を必要とし、節電軽量化の目標を達成できない。また、米国特許第6012335号、第5573679号、第5889872号及び第5888845号に記載のマイクロホンは、シングルチップを利用して形成されるため構造が簡単であるが、デュアルチップ構造の製品企画を達成する必要がある場合は、比較的複雑な構造体を必要とし、ゆえに製品の製造プロセスが長くなり且つ工程技術も困難となる。

【0004】伝統的なコンデンサマイクロホンの構造は、振動板と固定電極を具え、そのうち、振動板と固定底板の両者間に適当な間隙があり、コンデンサを形成し、並びにこれら電極間に約200V程度の分極電圧が加えられる。外界の音圧により振動板が振動することにより、振動板と固定電極のコンデンサの静電容量に変化が発生し、このような静電容量の変化の発生する電流信号と、音圧レベルが比例する。このようなタイプのコンデンサマイクロホンはバイアス電圧を加えてマイクロホンの必要とする電容効果により音圧を電流に変換するため、高分極の電圧入力が必要であれば良好な感度を達成できず、且つ振動板張力が均一となりにくく、湿度に対する敏感性も比較的高い。

【0005】

【発明が解決しようとする課題】本発明の主要な目的は、上述の欠点を解決することにある。本発明は一種のエレクトレットシリコンコンデンサマイクロホン及びその製造方法を提供し、それは低誘電率の高分子材料をエレクトレット層材料となし、振動板に塗布し且つマイクロホンに必要な電荷量を提供できるようにし、ダンピング効果を具備させマイクロホンの調波ひずみを減らす。

【0006】本発明の次の目的は、一種のエレクトレットシリコンコンデンサマイクロホンを及びその製造方法を提供することであり、それはエレクトレット技術、シリコン技術、マイクロエレクトロメカニクスシステムとマイクロホンの技術を結合し、該エレクトレットシリコンコンデンサマイクロホンの構造を簡単でマイクロ化されたものとし、湿度に対する敏感性を低くし、且つ高いバイアス電圧を加える必要のないものとする。

【0007】

【課題を解決するための手段】請求項1の発明は、エレクトレットシリコンコンデンサマイクロホンにおいて、(1)複合層振動板チップとされ、第1基板と、該第1基板の底面に形成された振動板と、該第1基板の上面に形成された第1窒化けい素層と、該第1基板と該第1窒化けい素層上に形成された凹溝と、該第1窒化けい素層と該凹溝の上面に形成された第1電極層と、該振動板の底面に形成されたエレクトレット層と、該エレクトレット層の底面の両端部分領域に形成された絶縁スペーサと、を具えた上記複合層振動板チップと、(2)固定電極チップとされ、第2基板と、該第2基板の上面の一端に形成されたMOSFETと、該第2基板の上面と底面に形成された二つの堆積層と、該第2基板の上面に形成されると共に、該MOSFETの一侧に位置するトレンチと、該第2基板の上面の適当な領域に定置される複数の通気孔と、該第2基板の通気孔の底部に形成されて、その開口が下向きである凹溝とされた気室と、該固定電極チップの上面の上に形成された第2電極層と、を具えた上記固定電極チップと、(3)ケースとされ、該複合層振動板チップと該固定電極チップをパッケージする上

記ケースと、を具えたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項2の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、第1基板及び第2基板の厚さが $250\mu\text{m}\sim 550\mu\text{m}$ とされ、電気抵抗値が $50\text{ohm}\sim 250\text{ohm}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項3の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの振動板面積範囲が $0.5\text{mm}^2\sim 2\text{mm}^2$ で、厚さ範囲が $0.5\mu\text{m}\sim 2\mu\text{m}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項4の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップのエレクトレット層の厚さ範囲が $0.8\mu\text{m}\sim 5\mu\text{m}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項5の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの絶縁スペーサの厚さ範囲が $3\mu\text{m}\sim 10\mu\text{m}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項6の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、固定電極チップの固定電極厚さ範囲が $10\mu\text{m}\sim 220\mu\text{m}$ で、面積範囲が $0.5\text{mm}^2\sim 2\text{mm}^2$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項7の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、固定電極チップの気室体積範囲が $0.2\text{mm}^3\sim 1\text{mm}^3$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項8の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、固定電極チップの通気孔のサイズ範囲が $10\mu\text{m}\sim 100\mu\text{m}$ で、厚さ範囲が $10\mu\text{m}\sim 200\mu\text{m}$ で、数量範囲が $16/\text{mm}^2\sim 900/\text{mm}^2$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項9の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、第1電極層と第2電極層の厚さが $50\text{\AA}\sim 2000\text{\AA}$ とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項10の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの第1基板がn型或いはp型式片面つや出しのチップとされ、固定電極チップの第2基板がn型或いはp型の両面つや出しのチップとされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項11の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合

層振動板チップの振動板が $\text{Si}_3\text{N}_4$  或いは $\text{Si}_3\text{N}_4$  及び $\text{SiO}_2$ 。その他の低残留応力の材料を組み合わせた複合膜層とされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項12の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの第1電極層及び第2電極層が金或いはアルミニウムとされたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項13の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップのエレクトレット層が誘電率の低い材料より選択されたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項14の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップのエレクトレット層がPTFE、ポリテトラフルオロエチレン-FEP、ポリテトラフルオロエチレン-PAF及びBCBより選択されたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項15の発明は、請求項1に記載のエレクトレットシリコンコンデンサマイクロホンにおいて、複合層振動板チップの絶縁スペーサが高絶縁材料であるポリイミドで形成されたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンとしている。請求項16の発明は、エレクトレットシリコンコンデンサマイクロホンの製造方法において、第1基板を提供する工程と、第1基板の上面に第1窒化けい素層を形成する工程と、該第1基板と該第1窒化けい素層上に凹溝を形成する工程と、該第1窒化けい素層と該凹溝の上面に第1電極層を形成する工程と、該振動板の底部にエレクトレット層を形成すると共に、該エレクトレット層に対して充電を行う工程と、該エレクトレット層の底面両端に絶縁層を形成し、これにより複合層振動板チップを形成する工程と、第2基板を提供し、その上面の一端にMOSFETを形成する工程と、該第2基板の上面と底面にそれぞれ堆積層を形成する工程と、該第2基板の上面にあって該MOSFETの一侧にトレンチを形成する工程と、該第2基板の上面の適当な領域に複数の通気孔を形成する工程と、該第2基板の通気孔の底面に気室を形成する工程と、該固定電極チップの上面の上に第2電極層を形成し、これにより固定電極チップを形成する工程と、該複合層振動板チップと固定電極チップを相互に対応するよう組み合わせ、並びに導線で接合し及びパッケージしてエレクトレットシリコンコンデンサマイクロホンを形成する工程と、を具えたことを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法としている。請求項17の発明は、請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、窒化けい素層と堆積層を堆積法で形成することを特徴とする、エレクトレットシリコンコン

デンサマイクロホンの製造方法としている。請求項18の発明は、請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、凹溝とトレンチ及び通気孔及び気室をエッチング法により形成することを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法としている。請求項19の発明は、請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、第1電極層と第2電極層をスパッタ方式で形成することを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法としている。請求項20の発明は、請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、エレクトレット層を塗布法で形成することを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法としている。請求項21の発明は、請求項16に記載のエレクトレットシリコンコンデンサマイクロホンの製造方法において、絶縁スペーサをマスクとリソグラフィー方法で形成することを特徴とする、エレクトレットシリコンコンデンサマイクロホンの製造方法としている。

#### 【0008】

【発明の実施の形態】本発明は一種のエレクトレットシリコンコンデンサマイクロホン及びその製造方法を提供する。その構造は、複合層振動板チップ、固定電極チップ及びケースを具えている。そのうち、複合層振動板チップは、振動板（音を機械振動に変換）、電極層（電圧伝播を提供）、エレクトレット層（電荷を提供）及び絶縁スペーサ（振動空間を提供）を具え、該固定電極チップは、電極層（電圧伝播を提供）、通気孔、気室（空気ダンピングを提供）及びMOSFET（抵抗マッチングを提供）を具えている。複合層振動板チップと固定電極チップが相互に対応するよう組み合わせられ、並びにケースでパッケージされてエレクトレットシリコンコンデンサマイクロホンが形成される。そのうち、低誘電率の高分子材料がエレクトレット層の材料とされ、振動板底面に塗布され、並びにエレクトレット層に対して充電作用が行われ、電荷がエレクトレット層中に常駐するものとされて電荷の離脱が防止され、ゆえにバイアス電圧を外から加える必要なく、且つ湿度に対する敏感性が低い。適当な張力を具備するデュアルシリコンチップ振動板を使用することによりマイクロホンの調波ひずみを減らし、気室により空気ダンピングを提供することができる。

#### 【0009】

【実施例】本発明のエレクトレットシリコンコンデンサマイクロホンは振動板電極と固定電極間にコンデンサ効果が形成され、振動板に分極された固体誘電材即ちエレクトレット層が置かれ、これにより外界からバイアス電圧を供給する必要がなく低入力電圧の要求を達成する。且つ振動板が音圧の入射により相対移動を発生すること

により、振動板電極と固定電極間の静電容量値が改変し、電圧変化を発生する。その長所は構造が簡単で大きな電圧変化を発生でき、湿度感受性が低く、且つ外界バイアス電圧を加える必要がないことである。該エレクトレットシリコンコンデンサマイクロホンは、複合層振動板チップ1、固定電極チップ2及びケース3を具え、そのうち、複合層振動板チップ1は、振動板5（音声を機械振動に変換）、第1金属電極層8（電圧伝播を提供）、エレクトレット層9（電荷を提供）及び絶縁スペーサ10（振動空間を提供）を具えている。該固定電極チップ2は、第2金属電極層17（電圧伝播を提供）、通気孔15、気室16（空気ダンピングを提供）及びMOSFET（抵抗マッチングを提供）を具えている。複合層振動板チップ1と固定電極チップ2が相互に対応するよう組み合わせられ、並びに一つのケース3でパッケージされてエレクトレットシリコンコンデンサマイクロホンが形成される。上述の三種類の機構（複合層振動板チップ1、固定電極チップ2及びケース3）の組み合わせにより、エレクトレットシリコンコンデンサマイクロホンの基本機能を達成できるが、マイクロホンの検出する信号の周波数範囲を、圧力センサの周波数範囲より低くして人の耳の感じ取れる周波数範囲（20-20kHz）とし、且つマイクロホンの信号ひずみを防止するために、その感度曲線を適当な周波数範囲とし、また、マイクロホン構造の空気ダンピング特性を提供するため、その固定電極チップ2構造中には気室（back-chamber）16の存在が必要である。しかし、このような規格は圧力センサ技術中では却って注意されない。マイクロホンは経常的に通信場面に運用され且つ使用時には人の耳に当てられ、ゆえにその性能要求（効率、周波数帯域）と設計について特別に考慮しなければ、人の耳が感じ取れる周波数範囲（20-20kHz）及び感度を達成することはできず、ゆえに構造設計を考える時、マイクロホンの感度曲線を考慮しなければならない。図5は本発明のエレクトレットシリコンコンデンサマイクロホンの周波数と感度関係図とされる。そのうち、Sはマイクロホン感度値で、 $F_d$ はマイクロホンの周波数下限値、 $F_u$ はマイクロホンの周波数上限値である。 $F_d$ が小さくなほど、或いは $F_u$ が大きくなるほど、マイクロホンが真実の信号伝送が行えることを示し、信号ひずみの程度が減る。そのうち、 $F_d$ は以下の式により決定される。

【数1】

$$F_d = \frac{1}{2\pi R_b (C_m + C_i + C_p)}$$

そのうち、 $R_b$ はマイクロホンの外接直列抵抗  
 $C_m$ はエレクトレットシリコンコンデンサマイクロホン電容値  
 $C_i$ はマイクロホンの外接直列電容値  
 $C_p$ はマイクロホンパッケージの形成する電容値。

$F_u$ は、複合層振動板チップにより決定される場合、  
 【数2】

$$F_u = \frac{1}{k_o} \frac{1}{A_d} \sqrt{\frac{\sigma_d}{\rho_d}}$$

で、そのうち、 $A_d$ は振動板辺長、 $\sigma_d$ は振動板張力、 $k_o$ は定数、 $\rho_d$ は振動板密度である。 $F_u$ が、固定電極チップにより決定される場合、  
 【数3】

$$F_u = k \frac{ns_a^3 \sigma_d h_d}{\eta_a a_d^2}$$

で、そのうち、 $s_d$ は振動板と固定電極間の空気厚さ、 $h_d$ は振動板厚さ、 $\eta_a$ は空気粘滞係数とされる。マイクロホンの感度とチップ構造の関係は、  
 【数4】

$$S = R \frac{A_d^2}{\sigma_d h_d \epsilon_o (s_a + s_e s_o)}$$

のようであり、そのうちRは比例定数（固定電極チップの開孔率と関係する）、 $S_o$ は振動板面積、 $\sigma_e$ はエレクトレット層充電の電荷密度、 $\epsilon_e$ は両電極板中の材料の相対真空の誘電率であり、 $h_d$ は振動膜厚さである。

【0010】以上を考慮し、本発明はエレクトレットシリコンコンデンサマイクロホンを提供し、それは、複合層振動板チップ1、固定電極チップ2、及びケース3を具えている。複合層振動板チップ1の構造については、図1に示され第1基板4は、n型或いはp型の片面つや出しのシリコンチップより選択され、その厚さは250 $\mu$ m~550 $\mu$ mとされ、抵抗値は5 $\Omega$ ~cm~25 $\Omega$ ~cmとされる。図2に示されるように、振動板5を第1基板4の底面に形成する。この振動板5はSi<sub>3</sub>N<sub>4</sub>或いはSi<sub>3</sub>N<sub>4</sub>及びSiO<sub>2</sub>の複合等より選択され、低残留応力の材料を組み合わせた材料とされ、振動板5の面積範囲は、0.5mm<sup>2</sup>~2mm<sup>2</sup>で、厚さ範囲は0.5 $\mu$ m~2 $\mu$ mとされる。図3に示されるように、第1基板4の上面に、LPCVDでチップに対して窒化けい素を堆積させ、第1窒化けい素層6を形成する。図4に示されるように、第1基板4と第1窒化けい素層6の上に、凹溝7を形成する。図5に示されるように、窒化けい素層6と該凹溝7の上面に、金或いはアルミニウムの第1電極層8を形成する。そのうち、該第1電極層8の厚さは500Å~2000Åとされる。図6に示されるように、複合層振動板5の底部にエレクトレット層9を形成し、該エレクトレット層9の材料は低誘電率材料例えばフッ素系高分子材料（PTFE、ポリテトラフルオロエチレン-FEP、ポリテトラフルオロエチレン-PAF）及びBCB（ベンゾシクロブテン：Benzosyclobutene）とされ、その厚さ範囲は8 $\mu$ m~5 $\mu$ mとされ、振動板底面に塗布された後、エレクトレット層に対して充電（コロナイオンビーム充電方法）作用が実行され、これにより電荷

がエレクトレット層9材料中に常駐して電荷離脱が防止される。図7に示されるように、エレクトレット層9の底面の両端に絶縁スペーサ10が形成され、該絶縁スペーサ10は複合層振動板と固定電極チップの間に介装され、その材質は、高絶縁材料であるポリイミドPIより選択され、その厚さ範囲は $3\mu\text{m}\sim 10\mu\text{m}$ とされる。以上で複合層振動板チップが組成される。

【0011】固定電極チップ2の構造は、図8に示されるように、n型或いはp型の両面つや出しシリコンチップの第2基板11を具え、その厚さは $250\mu\text{m}\sim 550\mu\text{m}$ とされ、抵抗値は $5\text{ohm-cm}\sim 25\text{ohm-cm}$ とされる。図9に示されるように、第2基板11の上面の一端にMOSFET12が形成され、図10に示されるように、第2基板11の上面と底面にそれぞれ第2窒化けい素層13が形成され、図11に示されるように、第2基板11の上面のMOSFET12の一侧にトレンチ14が形成され、並びに第2基板11の上面の適当な位置に複数の通気孔15が形成され、通気孔15のサイズは $10\mu\text{m}\sim 100\mu\text{m}$ とされ、厚さ範囲は $10\mu\text{m}\sim 200\mu\text{m}$ とされ、数量範囲は $16/\text{mm}^2\sim 900/\text{mm}^2$ とされる。図12に示されるように、該第2基板の底面には気室(back-chamber)16が形成され、そのうち、該固定電極チップ2の気室16の体積範囲は $0.2\text{mm}^3\sim 1\text{mm}^3$ とされる。図13に示されるように、該固定電極チップ2の上面に第2電極層17が形成され、該第2電極層17は金或いはアルミニウムとされ、第2電極層の厚さは $500\text{\AA}\sim 2000\text{\AA}$ とされる。以上により固定電極チップ2が形成され、この固定電極チップ2の固定電極の厚さ範囲は $10\mu\text{m}\sim 200\mu\text{m}$ とされ、面積は $0.5\text{mm}^2\sim 2\text{mm}^2$ とされる。複合層振動板チップ1と固定電極チップ2が相互に対応するように一つのケース3中に組み合わされ、並びにリードピン18でピン19に接合されパッケージされてエレクトレットシリコンコンデンサマイクロホンの全体構造が形成される。このエレクトレットシリコンコンデンサマイクロホンの全体構造は図14に示される。

【0012】本発明のエレクトレットシリコンコンデンサマイクロホンの製造方法のステップは、複合層振動板チップ1と固定電極チップ2それぞれの形成ステップを含み、まず、複合層振動板チップ1の形成において、第1基板4を提供し、第1基板4の底面に複合層振動板5を形成し、第1基板4の上面に窒化けい素層6を形成し、第1基板4と窒化けい素層6の上に凹溝7を形成し、該凹溝7をエッチングにより形成でき、並びに窒化けい素層6と凹溝7の上面にスパッタ方式で第1電極層8を形成する。そのうち、複合層振動板5の底部に塗布法でエレクトレット層9を形成し、並びにエレクトレット層9に対して充電を行う。該エレクトレット層9の底面両端にマスクとリソグラフィー方法により絶縁スペー

サ10を形成し、以上のステップにより複合層振動板チップ1を形成する。

【0013】固定電極チップ2の形成において、第2基板11を提供し、並びに第2基板11の上面の一端に半導体工程によりMOSFET12を形成し、堆積法で第2基板11の両面それぞれに第2窒化けい素層13を形成する。該第2基板11の上面とMOSFET12の一侧にエッチングで適当な幅と深さのトレンチ14を形成し、並びにドライエッチング或いはウェットエッチング方式により、第2基板11の上面の適当な領域に複数の通気孔15を形成し並びに第2基板11の底面に一つの気室(back-chamber)16を形成し、この第2窒化けい素層13の上に第2電極層17を形成し、以上のステップにより、固定電極チップ2を形成し、さらにケースでパッケージして本発明のエレクトレットシリコンコンデンサマイクロホンを形成する。図15は本発明のエレクトレットシリコンコンデンサマイクロホンの製造フローチャートである。

【0014】

【発明の効果】本発明は、従来の技術の欠点を解決し、本発明のエレクトレットシリコンコンデンサマイクロホン及びその製造方法は、低誘電率の高分子材料をエレクトレット層材料となし、振動板に塗布し且つマイクロホンに必要な電荷量を提供できるようにし、ダンピング効果を具備させマイクロホンの調波ひずみを減らす。

【0015】本発明のエレクトレットシリコンコンデンサマイクロホン及びその製造方法はエレクトレット技術、シリコン技術、マイクロエレクトロメカニクスシステムとマイクロホンの技術を結合し、該エレクトレットシリコンコンデンサマイクロホンの構造を簡単でマイクロ化し、湿度に対する敏感性を低くし、且つ高いバイアス電圧を加える必要を無くす。

【図面の簡単な説明】

【図1】本発明中の複合層振動板チップ1の構造組成図である。

【図2】本発明中の複合層振動板チップ1の構造組成図である。

【図3】本発明中の複合層振動板チップ1の構造組成図である。

【図4】本発明中の複合層振動板チップ1の構造組成図である。

【図5】本発明中の複合層振動板チップ1の構造組成図である。

【図6】本発明中の複合層振動板チップ1の構造組成図である。

【図7】本発明中の複合層振動板チップ1の構造組成図である。

【図8】本発明中の固定電極チップ2の構造組成図である。

【図9】本発明中の固定電極チップ2の構造組成図であ



る。

【図10】本発明中の固定電極チップ2の構造組成図である。

【図11】本発明中の固定電極チップ2の構造組成図である。

【図12】本発明中の固定電極チップ2の構造組成図である。

【図13】本発明中の固定電極チップ2の構造組成図である。

【図14】本発明のエレクトレットシリコンコンデンサマイクロホンの全体構造図である。

【図15】本発明のエレクトレットシリコンコンデンサマイクロホンの製造フローチャートである。

【図16】本発明のエレクトレットシリコンコンデンサマイクロホンの周波数と感度関係図である。

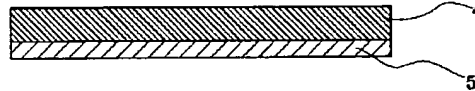
【符号の説明】

- 1 複合層振動板チップ
- 2 固定電極チップ
- 4 第1基板
- 5 複合層振動板
- 6 窒化けい素層
- 7 凹溝
- 8 第1電極層
- 9 エレクトレット層
- 10 絶縁スペーサ
- 11 第2基板
- 12 MOSFET
- 13 第2窒化けい素層
- 14 トレンチ
- 15 通気孔
- 16 気室
- 17 第2電極層

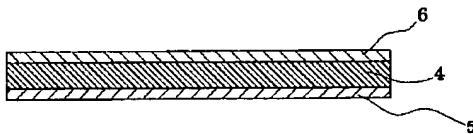
【図1】



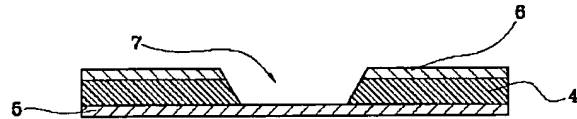
【図2】



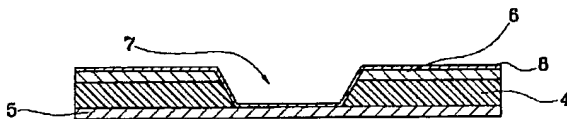
【図3】



【図4】



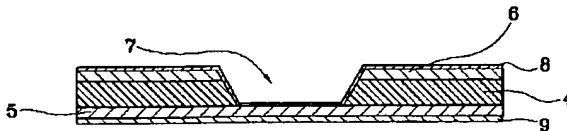
【図5】



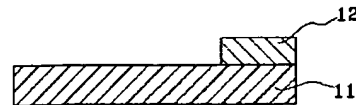
【図8】



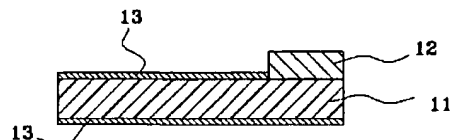
【図6】



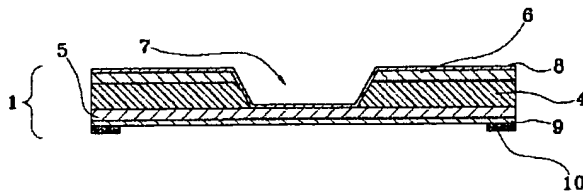
【図9】



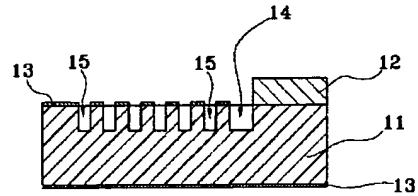
【図10】



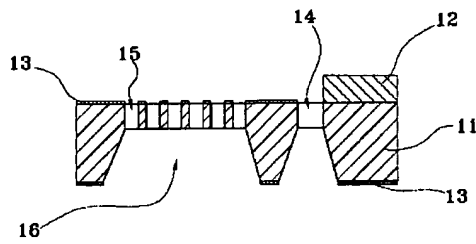
【図7】



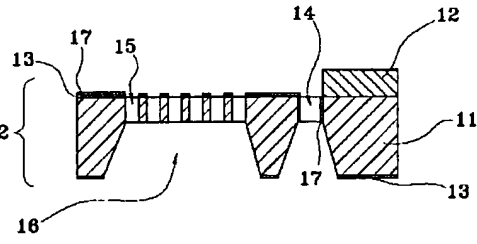
【図11】



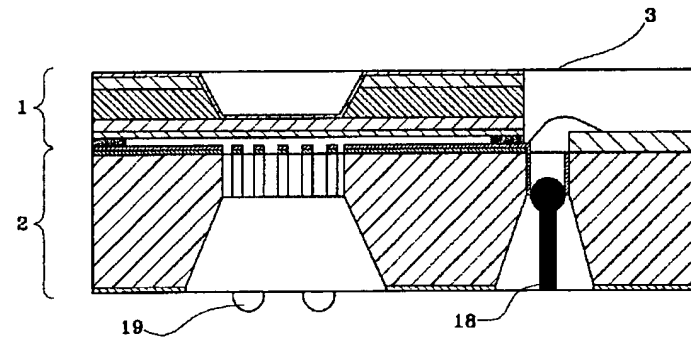
【図12】



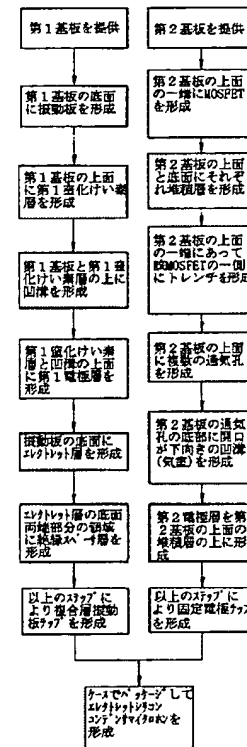
【図13】



【図14】



【図15】



【図16】

